

PAT-NO: JP404345338A

DOCUMENT-IDENTIFIER: JP 04345338 A

TITLE: OVERCURRENT PREVENTION DEVICE IN TERMINAL
EQUIPMENT FOR
LAN

PUBN-DATE: December 1, 1992

INVENTOR-INFORMATION:

NAME

TSUTSUI, HIDEKAZU

NAKANO, HIROYUKI

KOKADO, MASAHIKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJITSU LTD

N/A

APPL-NO: JP03118711

APPL-DATE: May 23, 1991

INT-CL (IPC): H04L012/40, H02H003/087 , H02H009/04 , H04L029/00

US-CL-CURRENT: 361/FOR.101, 370/241

ABSTRACT:

PURPOSE: To reduce the cost and to provide a function that stops power feed immediately when detecting an overcurrent and informs a fault to a main control processor.

CONSTITUTION: The device is provided with a small value resistor 11 for overcurrent detection provided to a constant voltage power supply connection

side, two resistors 12, 13 dividing a voltage at a downstream of the low resistance resistor 11, a voltage comparator circuit 14 receiving the divided voltage from its inverting input terminal, receiving a reference voltage from its noninverting input terminal and giving an output signal when the divided voltage is lower than the reference voltage, a switch control means 15 receiving an output signal from the voltage comparator circuit 14 and outputting a switch open signal when the signal is at a high level, a switch means 16 switched by the output signal of the switch control means 15 and applying power or interrupting power from the constant voltage power supply to an AUI cable via the low resistor 11, and a capacitor 17 connecting one terminal of the two resistors 12, 13 in parallel with a resistor 13 whose one terminal connects to ground.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-345338

(43) 公開日 平成4年(1992)12月1日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/40				
H 0 2 H 3/087		9061-5G		
9/04	Z	8834-5G		
		7341-5K	H 0 4 L 11/00	3 2 0
		8020-5K	13/00	T
審査請求 未請求 請求項の数 2 (全 6 頁) 最終頁に続く				

(21) 出願番号 特願平3-118711

(22) 出願日 平成3年(1991)5月23日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 筒井 英一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 中野 裕之

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 古門 正彦

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 土橋 皓

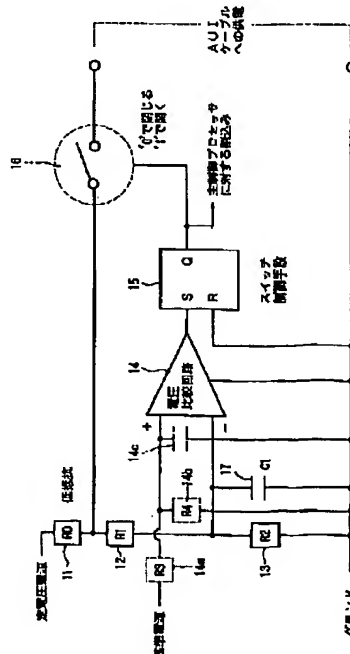
(54) 【発明の名称】 LAN用端末装置における過電流防止装置

(57) 【要約】

【目的】 ローカルエリアネットワークシステムの送電線に対するLAN用端末装置における過電流防止装置に関し、過電流検出時に即座に給電を停止するとともに主制御プロセッサに障害通知を行う機能を有し、かつ低コストにすることができるようにすることを目的とする。

【構成】 定電圧電源接続側に設けた過電流検出用の低抵抗11と、該低抵抗11の下流側の電圧を分圧する2つの抵抗12、13と、分圧された電圧を反転入力端子より入力するとともに基準電圧を非反転入力端子より入力して分圧された電圧が基準電圧よりも低くなる場合に出力信号を出す電圧比較回路14と、該電圧比較回路14からの出力信号を入力してその信号がハイレベルの場合にスイッチ開放信号を出力するスイッチ制御手段15と、該スイッチ制御手段15の出力信号により開閉して前記定電圧電源から前記低抵抗11を介してAUIケーブルへ通電または停電させるスイッチ手段16と、前記2つの抵抗12、13のうちの一端をグランド側へ接地させる抵抗13に並列させて接続するコンデンサ17とを備えるように構成する。

本発明の原理図



1

【特許請求の範囲】

【請求項1】 定電圧電源接続側に設けた過電流検出用の低抵抗(11)と、該低抵抗11の下流側の電圧を分圧する2つの抵抗(12, 13)と、分圧された電圧を反転入力端子より入力するとともに基準電圧を非反転入力端子より入力して分圧された電圧が基準電圧よりも低くなる場合に出力信号を出す電圧比較回路(14)と、該電圧比較回路(14)からの出力信号を入力してその信号がハイレベルの場合にスイッチ開放信号を出力するスイッチ制御手段(15)と、該スイッチ制御手段(15)の出力信号により開閉して前記定電圧電源から前記低抵抗(11)を介してAUIケーブルへ通電または停電させるスイッチ手段(16)と、前記2つの抵抗(12, 13)のうちの一端をグランド側へ接地させる抵抗(13)に並列させて接続するコンデンサ(17)とを備え、障害発生時には前記スイッチ制御手段(15)からの出力信号により、前記スイッチ手段(16)を開いてAUIケーブルに電流が流れないようにするとともに主制御プロセッサ側への障害通知を割り込ませ、またAUIケーブル挿抜時には突入電流が発生しても前記コンデンサ(17)に蓄電させて、突入電流による前記電圧比較回路(14)の誤動作を防止することを特徴とするLAN用端末装置における過電流防止装置。

【請求項2】 前記電圧比較回路(14)の基準電圧入力側に設けた電圧を分圧する2つの抵抗(14a, 14b)と、この2つの抵抗(14a, 14b)のうちの一端をグランド側へ接地させる抵抗(14b)と並列に接続するコンデンサ(14c)を備え、基準電圧側のノイズによる前記電圧比較回路(14)の誤動作を防止することを特徴とする請求項1記載のLAN用端末装置における過電流防止装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はローカルエリアネットワークシステムの送電線に対するLAN用端末装置における過電流防止装置に関する。

【0002】

【従来の技術】IS08802-3に準拠するLAN(ローカルエリアネットワーク)では、図3に示すように、端末装置1には装置全体の制御および通信内容の解析を行う主制御プロセッサ1aと、LAN内の通信を制御するLAN通信部1bと、信号線と電源供給線をまとめたAUI(アタッチメントユニットインタフェース)ケーブル2を介してトランシーバ3へ電力供給する電源供給部1cを備え、端末装置1からトランシーバ3に対して定格電圧12V、定格電流0.5Aで電源供給する。

【0003】この電源については、以下のような使用条件を考慮する必要がある。

使用条件1：AUIケーブル2は任意の時点で挿抜される可能性がある。

2

使用条件2：AUIケーブル2やトランシーバ3の障害によって電源線が短絡する可能性がある。

このような使用条件1については、AUIケーブル2の挿入時における突入電流に耐えられる必要がある。また、使用条件2については、電源線の短絡に伴う端末装置1内の他回路に対する悪影響波及の防止および電源供給線の加熱を避けるために供給電源を遮断する機能が必要である。

【0004】一方、高信頼性を必要とするようなLANシステムでは、図4に示すように、高信頼化端末装置4に装置全体の制御および通信内容の解析を行う主制御プロセッサ4aと、LAN内の通信を制御する2つのLAN通信部4b, 4dと、信号線と電源供給線をまとめたAUIケーブル5aまたは5bを介してトランシーバ6a, 6bへ電源供給する2つの電源供給部4c, 4eとを備え、各電源供給部4c, 4eは主制御プロセッサ4aに障害通知を行う信号線4f, 4gを接続して、一方のAUIケーブル5aまたは5bおよびトランシーバ6aまたは6bが障害になったら即座に他方に切り換えるようにしている。

【0005】

【発明が解決しようとする課題】上記従来の技術においては、IS08802-3に準拠するLANでは、上記2つの条件を満足するような電源回路を有していたが、このような過電流保護機能を有する電源回路には、多数のトランジスタを使用する複雑な回路であるため、コストが大きくなるという問題点があった。また、高信頼化LANでは、AUIケーブル5aまたは5bの電源線の過電流を検出したら、即座に当該AUIケーブル5aまたは5bへの給電を停止するとともに主制御プロセッサ4aに障害通知を行い、AUIケーブル5aまたは5bの切り換え使用を促すような機構が必要となるという問題点があった。

【0006】本発明は上記従来の技術における問題点を解消するためのものであり、過電流検出時に即座に給電を停止するとともに主制御プロセッサに障害通知を行う機能を有し、かつ低コストなLAN用端末装置における過電流防止装置について提供することを課題とする。

【0007】

【課題を解決するための手段】本発明は過電流による障害を防止できるようにするため、図1に示すように、過電流防止装置においては、定電圧電源接続側に設けた過電流検出用の低抵抗11と、該低抵抗11の下流側の電圧を分圧する2つの抵抗12, 13と、分圧された電圧を反転入力端子より入力するとともに基準電圧を非反転入力端子より入力して分圧された電圧が基準電圧よりも低くなる場合に出力信号を出す電圧比較回路14と、該電圧比較回路14からの出力信号を入力してその信号がハイレベルの場合にスイッチ開放信号を出力するスイッチ制御手段15と、該スイッチ制御手段15の出力信号

により開閉して前記定電圧電源から前記低抵抗11を介してAUIケーブルへ通電または停電させるスイッチ手段16と、前記2つの抵抗12、13のうちの一端をグランド側へ接地させる抵抗13に並列させて接続するコンデンサ17とを備え、障害発生時には前記スイッチ制御手段15からの出力信号により、前記スイッチ手段16を開いてAUIケーブルに電流が流れないようにするとともに主制御プロセッサ側への障害通知を割り込ませ、またAUIケーブル挿抜時には突入電流が発生しても前記コンデンサ17に蓄電させて、突入電流による前記電圧比較回路14の誤動作を防止することを特徴とする。

【0008】この過電流防止装置において、前記電圧比較回路14の基準電圧入力側に設けた電圧を分圧する2つの抵抗14a、14bと、この2つの抵抗14a、14bのうちの一端をグランド側へ接地させる抵抗14bと並列に接続するコンデンサ14cを備え、基準電圧側のノイズによる前記電圧比較回路14の誤動作を防止することを特徴とする。

【0009】

【作用】このように構成したことによって、過電流防止装置は正常時には低抵抗11を介してスイッチ手段16に+12Vを、また定電圧電源より低抵抗11および抵抗12を介して電圧比較回路14に2つの抵抗12、13で分圧された電圧をそれぞれ給電する。電圧比較回路14の反転入力端子(-)側に入力される電圧は非反転入力端子(+)側に入力される基準電圧よりも高く、電圧比較回路14の出力信号がローレベル(論理的に0)になり、スイッチ制御手段15の出力信号をローレベル(論理的に0)として、スイッチ手段16を開状態にする。過電流発生時には、低抵抗11による電圧降下が大きくなり、2つの抵抗12、13で分圧された電圧が小さくなって、電圧比較回路14の反転入力端子側に入力される電圧は非反転入力端子(+)側に入力される基準電圧よりも低く、電圧比較回路14の出力信号がハイレベル(論理的に1)になる。このためスイッチ制御手段15の出力信号がハイレベル(論理的に1)となり、スイッチ手段16を開状態にして、AUIケーブルへの給電を停止する。AUIケーブル挿抜時には、突入電流が発生すると、コンデンサ17へ時定数に応じて蓄電させて、瞬間的な電流増加による電圧比較回路14の誤動作を防止する。

【0010】この過電流防止装置において、基準電源側にノイズがあっても、電圧比較回路14の基準電圧入力側に設けた2つの抵抗14a、14bにより分圧された基準電圧を、抵抗14bと並列に接続するコンデンサ14cに蓄電させて、電圧比較回路14の誤動作を防止する。

【0011】

【実施例】本発明における以下の実施例ではスイッチ手

段としてPチャネルFETを使用した場合について説明する。

【0012】図2は一実施例の構成を表す回路図である。ここに、21はスイッチ手段としてのPチャネルFETで、定電圧 $V_c=12V$ 、電流 $I=0.5A$ を供給する定電圧電源 V_c を 0.5Ω の低抵抗(R_0)22を介してS(ソース)側に接続し、D(ドレイン)側を $1K\Omega$ の抵抗23を介してGND(グランド)へ接続し、定電圧電源 V_c を $10K\Omega$ の抵抗24を介してG(ゲート)側に接続する。そして $1K\Omega$ の抵抗23の両端からトランシーバ側へ接続する。25は電圧比較回路としてのコンパレータで、定電圧電源 V_c を低抵抗22と $0.82K\Omega$ の抵抗(R_1)26を介して反転入力端子に接続し、抵抗26の反転入力端子側にはGNDとの間に $1K\Omega$ の抵抗(R_2)27を接続して、反転入力端子に低抵抗22を介して降下させた電圧 V_e を、さらに抵抗26と抵抗27との間で分圧した測定電圧 V_y を加え、同じ定電圧電源 V_c を $1K\Omega$ の抵抗(R_3)28を介して非反転入力端子に接続し、抵抗28の非反転入力端子側にはGNDとの間に $1K\Omega$ の抵抗(R_4)29を接続して、非反転入力端子に抵抗28と抵抗29との間で6Vに分圧した基準電圧 V_x を加える。コンパレータ25の反転入力端子とGNDとの間には、 $1.0\mu F$ の容量を有するタンタル製のコンデンサ31を抵抗27と並列に配設して、分圧された測定電圧 V_y のノイズを吸収させて測定電圧 V_y を平滑化する。コンパレータ25の非反転入力端子とGNDとの間には、 $0.22\mu F$ の容量を有するタンタル製のコンデンサ32を抵抗29と並列に配設して、分圧された基準電圧 V_x のノイズを吸収させて基準電圧 V_x を平滑化する。33はスイッチ制御手段としてのJKフリップフロップで、5Vの定電圧電源を $2.7K\Omega$ の抵抗34を介してJ入力端子に接続するとともにコンパレータ25の出力側をJ入力端子に接続し、K入力端子をGNDに接続し、J入力端子とGNDとの間に $8.2K\Omega$ の抵抗を接続してJ入力端子へ伝送するコンパレータ出力の電圧を補償し、*Q出力端子より出力信号を出す。この出力信号(*Q)は主制御プロセッサ側に対する状態通知信号あるいは過電流検出時の割込信号としても利用される。JKフリップフロップ33の制御信号入力端子には、反転された*PON-RESET(パワーオンリセット)信号(R)を反転して入力し、クロック入力端子には例えば13.3MHzのクロック信号(CK)を入力する。36はNAND回路で、*PON-RESET信号(R)とJKフリップフロップ33の出力信号(*Q)を入力し、それらの論理積を反転してオープンコネクタのパッファ37へ出力する。パッファ37の出力側はPチャネルFET21のG側に接続し、パッファ37からの出力信号をPチャネルFET21のG側に入力させる。

【0013】このように構成した実施例においては、

(1)パワーオン時には、JKフリップフロップ33の出

力信号(*Q)はハイレベルになっており、*PON-RESET信号(R)がローレベルの状態ではNAND回路36の出力はハイレベルで、バッファ37からのオープンコレクタ出力は開放となり、PチャネルFET21のG側が12Vとなって、PチャネルFET21を遮断状態にして、トランシーバ側には電流Iを流さない。

(2) 動作開始時には、*PON-RESET信号(R)がハイレベルの状態になり、NAND回路36の出力はローレベルであり、バッファ37からのオープンコレクタ出力は短絡となり、PチャネルFET21のG側の電圧を(0V)に下げて導通状態にし、トランシーバ側に電流Iを供給できるようにする。

(3) 正常動作中(AUIケーブル挿抜時を含む)には、トランシーバへの供給電流が定常電流あるいはAUIケーブルへの接続時の突入電流よりも小さな値であれば、低抵抗22の下流側の電圧V_eを抵抗26と抵抗27により分圧されて6.456Vになり測定電圧V_yが基準電圧V_x(=6V)よりも高いため、コンパレータ25の出力はローレベルとなり、JKフリップフロップ33のJ入力信号もローレベルとなり、JKフリップフロップ33の状態は変化しない。

(4) 過電流検出時には、低抵抗22およびPチャネルFET21を介して供給される電流Iが2.16A以上の過大電流I₁になると、測定電圧V_yが基準電圧V_x(=6V)よりも低くなり、コンパレータ25の出力信号がハイレベルになって、JKフリップフロップ33のJ入力信号もハイレベルとなり、JKフリップフロップ33の出力信号(*Q)はローレベルになり、バッファ37からのオープンコレクタ出力が開放となって、PチャネルFET21のG側に電圧を加えて遮断状態にし、トランシーバ側への電流供給を停止させる。電流遮断以後、この状態が保持され、パワーオフしない限り、解除されない。

(5) ノイズ対策としては、基準電圧V_xのノイズが抵抗29と並列に設けたコンデンサ32に蓄電されて電圧が平滑化され、また、測定電圧V_yのノイズが抵抗27と並列に設けたコンデンサ31に蓄電されて電圧が平滑化される。

【0014】このように実施例では、PチャネルFET21のS側に低抵抗22を設け、この低抵抗22の下流側の電圧V_eを抵抗26、27により分圧した測定電圧V_yをコンパレータ25に入力させて基準電圧V_xと比較させ、その結果によりJKフリップフロップ33の状態を決定させてPチャネルFET21の通電、遮断を制御させたことによって、過電流検出時に、即座に電流供給を停止でき、部品破損範囲の拡大を最小に抑えることができる。また、この時にJKフリップフロップ33からの出力信号が主制御プロセッサ側にも伝送されて障害通知を行うことにより、装置の切り換え等の事後処理を迅速に実行できる。さらに、AUIケーブル挿入時の突

入電流ではJKフリップフロップ33の状態変化が起これず供給電流を遮断しないので、ケーブルが任意時点で挿抜されても端末装置の使用に支障なく、信頼性を向上できる。回路構成が簡単で部品点数が少ないため、低コストにできる。そしてまた、*PON-RESET信号(R)がアサートされている時には、PチャネルFET21が遮断状態になるようにすることで、パワーオン直後には電流が流れないようにすることができる。

【0015】

【発明の効果】以上のように本発明では、正常時には、電圧比較回路14の出力信号をローレベル(論理的に0)にし、スイッチ制御手段15の出力信号をローレベル(論理的に0)にさせてスイッチ手段16を閉じ、AUIケーブルへ給電させ、そして過電流発生時には、電圧比較回路14の出力信号をハイレベル(論理的に1)にして、スイッチ制御手段15の出力信号をハイレベル(論理的に1)にさせ、スイッチ手段16を開き、AUIケーブルへの給電を停止させることができるようにしたことによって、AUIケーブルに過電流が流れるような状態になったとしても、電圧比較回路14が検出して直ちにスイッチ制御手段15を介してスイッチ手段16を作動させて給電を停止させるため、部品破損範囲の拡大を最小に抑えることができる。また、AUIケーブル挿抜時に、突入電流が発生してもコンデンサ17に蓄電させて、瞬間的な電流増加による電圧比較回路14の誤動作を防止することができ、しかも供給電流を遮断せずに済み、端末装置を正常に作動させることができる。これにより、AUIケーブルの電源線に過電流が流れると、その供給電流をただちに遮断できるとともに、その障害通知を主制御プロセッサに出せる部品点数の少ない低コストな過電流防止装置が実現できる。

【0016】そしてまた、この過電流防止装置において、基準電圧側にノイズがあっても、コンデンサ14cに蓄電させて、電圧比較回路14の誤動作を防止することができ、定電圧電源および基準電源が過剰な電流を流した場合であっても、機能維持が容易にできる。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】実施例装置の構成図である。

【図3】IS08802-3のLANの形態を示す構成図である。

【図4】高信頼化されたLANシステムを示す構成図である。

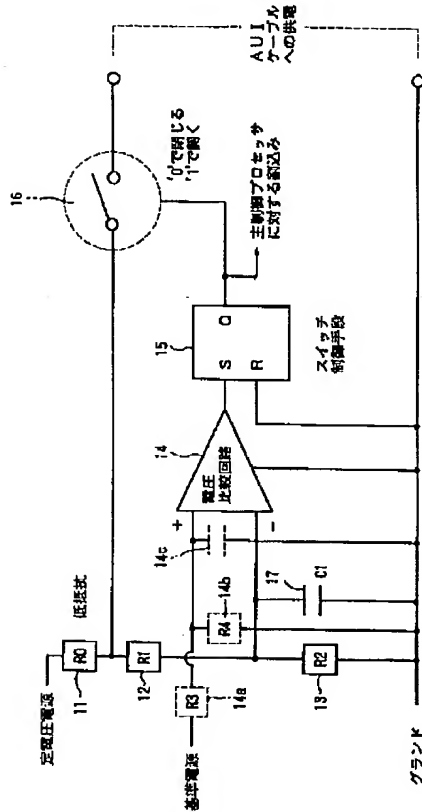
【符号の説明】

- 11 低抵抗
- 12 抵抗
- 13 抵抗
- 14 電圧比較回路
- 14a 抵抗
- 14b 抵抗

- 14c コンデンサ
15 スイッチ制御手段

【図1】

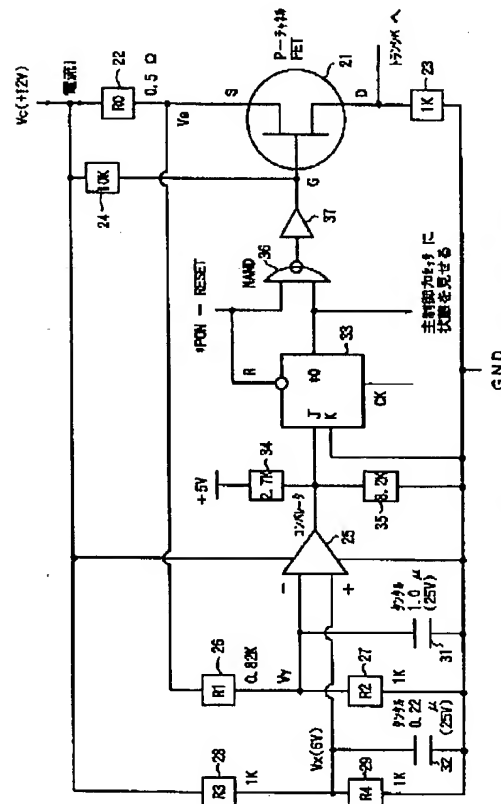
本発明の原理図



- 16 スイッチ手段
17 コンデンサ

【図2】

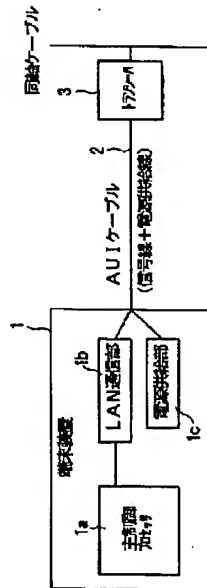
実施例装置の構成図



(37μAのオフセット入力電圧は、5mV以下であり、非常に感度が高い。)

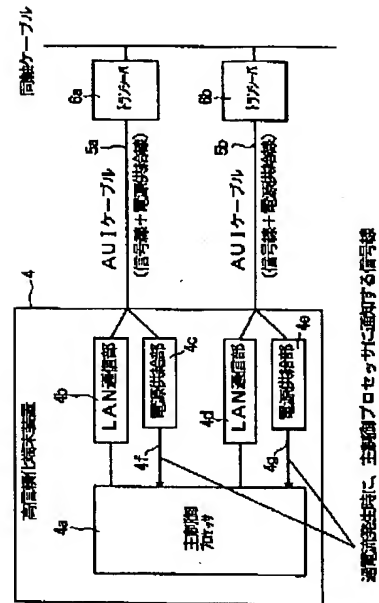
【図3】

ISD8802-3のLANの形態を示す構成図



【図4】

高信頼化されたLANシステムを示す構成図



フロントページの続き

(51) Int. Cl.⁵
H04L 29/00

識別記号 庁内整理番号 F I

技術表示箇所